

大規模RFICのシミュレーション技術

Jack Sifri著
Agilent EEs of EDA

市場の要求により、トランシーバ全体を単一チップ上に統合するというのがこれまでのはっきりとした傾向です。このため、回路や信号の複雑さや、システムの各セクション間の相互作用による、RFICをデザインする上での技術上の問題点が数多く生じています。本記事では、RFICのデザインに必要な各種シミュレーション技術について概説した後、大規模RFICのデザイン/シミュレーション能力の向上に寄与して来た最近のシミュレーション技術について紹介します。

今日のRFICデザインには、通信理論、ランダム信号、マイクロ波理論、信号伝搬、多元接続、無線標準、集積回路設計、トランシーバ・アーキテクチャに関する専門知識が必要です。

さらに、デザイナーは、ノイズ、パワー、利得、直線性などの重要なパラメータを天秤に掛ける必要があります。このため、RFICの各サブセクションをシミュレートするだけでなく、チップ全体の性能を正確にシミュレートし、無線標準に対する検証ができる高性能EDAソフトウェアを持っていることが大切です。

無線通信製品内の典型的なRFICには、システム・レベル(隣接チャネル漏洩電力など)、サブシステム・レベル(スプリアスのないダイナミック・レンジなど)、コンポーネント・レベル(位相ノイズなど)、また時には複数のレベル(パワーアンプとRFトランスミッタのACPRなど)でシミュレートしなければならないパラメータがあります。こうした要件のため、単

一のシミュレータでは、これらの性能の評価をすべて提供することはもちろん、個別に行うべきではないシステムのアナログ/RF部とベースバンド部の両方のアーキテクチャ、サブシステム、コンポーネント・レベルでのシミュレーションを行うことは不可能です。

必要なのは、ある抽出レベルでのシミュレーションに別の抽象レベルでのシミュレーションを含めることができるように単一の環境に統合された、完全なシミュレータです。この記事では、各種RFICシミュレーション技術に加えて、大規模RFICのデザイン/シミュレーションに極めて重大な影響を与えた最近の進歩について説明します。



Agilent Technologies

RFICのシミュレーション技術

DCシミュレーション

回路のDC動作点の計算は、AC、トランジエント、ハーモニック・バランスなどの他のシミュレーションの前提条件です。DCシミュレーション・プロセスでは、DC電源とAC電源のDCオフセットが保持されて、AC電源は無視されます。キャパシタはオープン回路に、インダクタはショート回路に置き換えられ、非線形デバイスはSPICEモデルで表現されます。シミュレータは、Newton-Raphsonアルゴリズムを用いて、各ノードのキルヒホッフの電流則 (KCL) を解きます。

ACおよびSパラメータ・シミュレーション

ACおよび小信号Sパラメータ・シミュレーションは、入力/出力整合回路、LNA、ノイズ解析、安定度、IC全体の小信号シミュレーションなどに不可欠です。まずDC動作点を見つけ、次にAC電源レベルがDC動作点を変化させないと仮定することにより、非線形デバイスがDC動作点近傍で線形化されます。線形デバイスは、周波数ドメインの小信号Yパラメータまたは小信号Sパラメータで表現されます。このため、分布定数コンポーネントの正確な周波数ドメイン・モデルも解析できます。各デバイスが線形モデルで表現されると、回路全体のYまたはSマトリクスが外部ポートで計算できます。

トランジエント・タイム・ドメイン・シミュレーション

トランジエント・シミュレーションは、大規模なベースバンド回路、立

ち上がりトランジエント、発振器などのアプリケーションに適しています。この方法の利点は、大規模な回路(何千ものトランジスタ)を解析できるということです。複雑な回路に対するタイム・ドメインの解を求めることができるので、この方法は最も柔軟性が高く、一般的なシミュレーション手法です。しかし、演算時間とメモリに制約があるため、後述のように、他のシミュレーション技術の必要性が生じました。

トランジエント・シミュレータは次のように動作します。まず、DCバイアス解析が実行され、非線形デバイスがSPICEモデルで表現されます。次に、線形デバイスが等価集中定数回路で表現され、周波数ドメイン分布定数モデルが、YパラメータかSパラメータ、または有理多項式で表されます。各回路ノード電流に有限差分法を適用することにより、微分方程式が代数行列方程式に変換されます。次に、各回路ノードでKCLが成り立つように、この連立方程式の解をNewton-Raphsonアルゴリズムを用いて求めます。

コンボリユーション・シミュレータは、トランジエント・シミュレータの機能を拡張したものです。このシミュレータを使えば、タイム・ドメイン・シミュレータのマイクロストリップやストリップラインなどの周波数ドメイン・モデルのシミュレーションが可能になります。コンボリユーション・シミュレータでは、表皮効果や電力消費などの高周波効果も考慮されます。

コンボリユーション・シミュレータは次のように動作します。周波数ドメインのSまたはYパラメータをインパルス応答に変換した後、入力波形とインパルス応答の畳み込み積分を計算することにより、分布定数モデルに対する有限入力応答(FIR)コンボリユーションが実行されます。周波数ドメイン・モデルがラプラス変換または有理多項式モデルを使って正確に表現できる場合には、FIRコンボリユーションよりも高速で、安定性の高い、再帰的コンボリユーションが適用されます。

マルチトーン信号を処理する回路では、励振周波数が隣接しているため、最高周波数(搬送波)のサンプリングを十分に行えるだけの分解能で波形をサンプリングする必要がありますが、長時間にわたってシミュレートして回路内の過渡現象が完全に収まった後の最小周波数成分の全周期(2つの搬送波間の間隔)をカバーする必要がありますがあるため、トランジエント・シミュレーションでは効率的にシミュレートすることができません。

トランジエント・タイム・ドメイン・シミュレーションは、通常、コンポーネント・レベルとチップ・レベルの両方で行われます。RFICの最終検証には、IC全体のトランジスタ・レベルでのトランジエント・シミュレーションが含まれています。

ハーモニック・バランス

Sパラメータ手法も、トランジェント・タイム・ドメイン手法も、RFICデザインで重要なマルチトーン信号を処理する非線形回路の定常状態解には適用できません。Sパラメータ手法はリニア・シミュレーション手法であり、トランジェント手法は複数のトーンが近接するマルチトーン信号には実用的ではありません。この問題を解決するのが、周波数ドメインのノンリニア・シミュレータであるハーモニック・バランス(HB)です。

RFICには、通常、周波数のアップ/ダウン・コンバージョンが含まれます。HBは、複数の独立した信号が近接するシステムの解析に最適な方法です。また、HBは周波数ドメイン手法なので、複数の線形分布定数モデルを同時に正確にモデリングできます。

HBのもう1つの固有の機能が、非線形雑音解析です。SPICEの線形雑音解析では、周波数ミキシング効果が生じる回路の雑音特性を予測したり、利得圧縮などの入力信号の振幅の変動に対する非線形応答を検出することは不可能です。HBは、ミキサや発振器の大信号効果を含めた非線形雑音を正確にシミュレートできます。

HBは、相互変調歪み(IMD)や周波数変換が生じるコンポーネントやシステムの解析に最適です。例として、複数のトーンが近接するミキサのIMD、パワーアンプ、ロードプル、周波数マルチプライヤ、発振器の定常状態応答、システム・シミュレーションがあります。

ハーモニック・バランスの解法プロセスは、DCシミュレーションを実行してDC動作点を求めることから始まります。周期的な励振信号は、各独立トーンの有限個の高調波のフーリエ級数で表現されます。最初に、各回路ノードの電圧スペクトラムの予測値を求めます。このスペクトラムは、逆FFTを用いてタイム・ドメインの電圧波形に変換されます。非線形デバイスの各端子のタイム・ドメインの電流波形が、SPICEモデルと電圧波形を使って計算されます。次に、タイム・ドメインの電流が、FFTを用いて各端子の電流スペクトラムに変換されます。各線形デバイス・ノードの電流スペクトラムは、SまたはYパラメータと各ノードの電圧スペクトラムから計算されます。これによって、最初の反復による各回路ノードの電流スペクトラムが得られます。この予測初期電圧スペクトラムは、各ノードでKCLが成り立つように調

整されます。このNewton-Raphson反復プロセスは、2つの連続する反復間の差があらかじめ設定されたしきい値を下回るまで続きます。

Krylovの部分空間解法

HBシミュレータは、Newton-Raphson法を使って、周波数ドメインの大信号回路における非線形代数方程式の解を求めます。Newton-Raphson法の各反復では、非線形方程式に付随するヤコビ行列の逆行列の計算が必要になります。この行列を直接法で分解する場合、必要メモリ量は $O(H^2)$ で増加します。ここで、Hは高調波の数を表します。

ヤコビ行列に付随する線形方程式のもう1つの解法は、GMRES(一般化最小残差法)などのKrylovの部分空間反復法を使用する解法です。この方法の必要メモリ量は、ハーモニック・バランスの観点からは、 $O(H^2)$ ではなく、 $O(H)$ に比例します。したがって、Krylovの解法は、必要なメモリ量を大幅に削減できるため、大規模なハーモニック・バランスに対処できるだけでなく、計算速度もそれに対応して向上します。こうした計算速度の向上により、HBでマルチトーン信号のあるフルチップ・シミュレーションが可能になります。

回路エンベロープ・シミュレーション

正弦波変調などの従来の通信デザインとは違って、今日の無線アプリケーションでは、より高度なデジタルRF変調を用いることによって、スペクトラムを効率的に利用しています。例えば、WCDMA、EDGE、GSMなどの無線標準で使用されている、 $\pi/4$ QPSKやQAMがあります。これらの変調方式に関連するのが、新しいRF仕様（例えば、ACPR、EVM、NPR）です。さらに、PLLやAGCなどのコンポーネントは、周波数とパワー・レベルのセトリングに関する厳しいタイミングに適合していなければなりません。

回路エンベロープは特に、過渡信号やI/Q変調RF信号の効率的なシミュレーションを提供することを目的として開発されました。SPICEとは違って、回路エンベロープは、RF搬送波の代わりに、信号のベースバンド変調エンベロープのサンプリングを行います。RF搬送波は、各エンベロープのタイム・サンプルに対して周波数ドメインで同時に計算されます。時間変動スペクトラムが出力されます。

回路エンベロープは、変調信号や過渡高周波信号が存在する場合にも、増幅器、ミキサ、発振器、フィードバック・ループを効率的に解析できるだけでなく、今日の通信回路やサブシステムに見られる複雑な信号も効率的かつ正確に解析できます。このシミュレーション技術は、タイム・ドメイン手法の利点と周波数ドメイン手法の利点を併せ持ち、ハーモニック・バランス・シミュレータやSPICEシミュレータではできなかったことが可能になります。

ベースバンド信号処理/RFコ・シミュレーション

最上位レベルのシステム階層（アーキテクチャ・レベル）においては、デザインは、「ビット入力」から「ビット出力」に至るまでのシステム全体の性能に関心を寄せます。関心のある測定はシステム全体のBER、EVMなど、システムのベースバンド・セクションの性能に密接に関係しています。

ビヘイビアDSPデザインは、アナログ/RF回路デザインと共に、コンポーネント、デバイス、サブシステムの統

合に極めて重要です。性能と回路の複雑さにはトレードオフが存在し、正しく選択するには、実環境下においてアナログ/RFの問題がDSPアルゴリズムに与える影響、また、その逆の影響を検証できることが不可欠です。

今日のデザインでは、アナログ/RFブロックとオンチップ・ベースバンド・ブロックが混在しているため、2つの環境での上位レベルの統合が必要です。ベースバンド回路とRF回路間のコ・シミュレーションは、こうしたニーズに対応します。シミュレーション・エンジン、信号、モデルの混在、ベースバンド、RF、アナログの各技術をサポートするデザイン環境は、トップダウンのシステム仕様とボトムアップのテスト/検証の両方に非常に有用です。

時間同期データフロー信号処理シミュレータは、ベースバンド・シミュレーションとRF回路シミュレータの間を埋めるものであり、仕様に対する通信システム全体のシミュレーションを実現します。

大規模RFIC解析のシミュレーション技術の最近の進歩

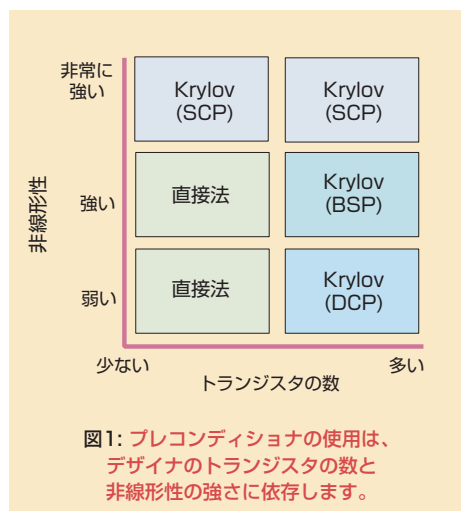
最近の技術進歩により、シミュレーションの効率と信頼性が向上しています。タイム・ドメイン・シミュレータも、周波数ドメイン・シミュレータも、今では、非常に大規模な非線形RF回路の計算が可能になりました。

ハーモニック・バランスの信頼性

ノードのKCL方程式の解を求めるために、一連の方程式と付随するヤコビ行列が作成され、解が求められます。多数のノードと高調波を持つ大規模な回路では、この行列が非常に大規模になる傾向にあります。このような場合には、Krylovの部分空間解法が最適です。しかし、こうした大規模な回路が、行列内に多数の複素非対角成分を持ち非線形が強い場合には、Krylovの部分空間解法でも困難な場合があります。その行列を簡略化して近似値を求めることによって、Krylovの部分空間解法で最終解を得るためには、信頼性の高いプレコンディショナが必要になります。

標準的なKrylov DCプレコンディショナ(DCP)に加えて、2種類の新しいプレコンディショナが開発されています。ブロック選択プレコンディショナ(BSP)とSchur-Complementプレコンディショナ(SCP)です。DCプリコンディショナは、大多数の回路に有効ですが、非線形の強い回路には有効ではありません。非線形ブロックをDCPに追加するBSPを使用すれば、非線形の強い回路でも信頼性の高い収束が可能です。すなわち、BSPはブロック選択を使用します。BSPは、ヤコビ行列を一組の線形ブロックと一組の非線形ブロックに分割します。ここで、非線形ブロックは、回路の非線形の強い部分に対応します。BSPを用いることにより、メモリ使用量は増加しますが、収束が得られます。

Schur-Complementプレコンディショナは、非線形の非常に強い回路に最適です。DCPが回路全体にDC近似計算を適用するのに対して、SCPは非線形の強い部分を除いて、部分的にこの近似計算を適用します。SCPを用いた場合には、一連の手順は、外部Krylovループの各反復に内部Krylov解法が含まれた、より複雑なものになります。したがって、SCPを用いた場合には、通常、メモリ使用量という点からするとコストが多く掛かります。SCP用の新しい専用のKrylov解法を追加することにより、メモリ使用量も改善され、速度も大幅に向上します。



2種類の新しいプレコンディショナを比較した場合、BSPはSCP技術に比べると単純な技術です。また、SCPよりも高速な場合もありますが、回路の非線形部分がより大きい場合には(非線形コラム・セクションの選択によって決定)、BSPは多くのメモリを使用し始めるため、効率が悪くなります。この場合には、SCPの方が有効です。

ハーモニック・バランスの問題の規模は、次の2つの要因によって決まります。つまり、方程式の数(デバイスとノードの数に関連)と高調波の数です。1トーンの回路の場合、問題の規模は、周波数当たりの方程式の総数に $[(2 * \text{高調波の数}) - 1]$ を乗算した値に相当します。

48個の非線形デバイスを含む133個のデバイスが搭載されたバイポーラ周波数デバイダ回路でテストした場合を考えます。ハーモニック・バランスKrylov解法の非線形の問題の規模を大きくするため、周波数(高調波)の数を8個から512個まで増加させてみました。デフォルトのDCプレコンディショナでは、この行列の解を求めることはできませんでした。BSPとSCPが用られ、それらの結果の概要を右の表に示します。

問題の規模があまり大きくない場合には、BSPを用いた方がシミュレーションがより高速で、メモリ使用量も少なかったということに注目してください。問題の規模が大きいほど、速度とメモリの両面で、SCPの方がBSPより性能が優れています。

高調波の数/ 問題の規模(方程式の数)	SCP (sec)	BSP (sec)
8 / 1,695	6.3	6.8
16 / 3,503	56	13.4
32 / 7,119	123	23.7
64 / 14,351	310	78
128 / 28,815	720	259
256 / 57,743	1627	5221
512 / 115,599	9066	IMA

IMA: 使用可能なメモリが不足(必要量 >2GB)

高調波の数/ 問題の規模(方程式の数)	SCP (MB)	BSP (MB)
8	20.0	18.6
16	31.2	23.0
32	38.0	44.0
64	64.0	91.1
128	107.0	173.0
256	199.0	647.0
512	524.0	IMA

IMA: 使用可能なメモリが不足(必要量 >2GB)

トランジェント・アシステッド・ハーモニック・バランス (TaHB)

トランジェント・アシステッド・ハーモニック・バランス (TaHB) は、これまでずっと問題なく用いられて来たもう1つの方法で、PLL ICのフリップ・フロップのようなデジタル回路を含む非常に大規模で、極めて非線形性の強い回路の収束性や解を保証します。定常状態に達するまで、トランジェント・シミュレータが呼び出され、実行されます。この過渡解は、Krylov HBとそのプレコンディショナに初期予測解として適用されます。

まとめ

単一のシミュレーション技術だけでは、RFICのあらゆるシミュレーション・ニーズに対応することはできません。チップの性能をデジタル無線標準と突き合わせて正確に検証するためには、複数のシミュレーション技術が必要です。RFIC全体のRF、アナログ、ベースバンドの各セクション間の相互作用を、独立したさまざまなツールを使って明確にすることは不可能です。この記事で説明したシミュレーション技術はすべて、異なるレベルでのモデル抽象化によって、RF、アナログ、ベースバンドの各セクション間のトップダウン・マルチレベル・コ・シミュレーションを実行できる、単一の環境に完全に統合する必要があります。

最近のシミュレーション技術の進歩によって、メモリ使用量が減少しただけでなく、新しい計算法が適用されるようになりました。こうした進歩は、大規模な非線形集積回路のより高速かつ効率的なシミュレーションを実現しています。

この記事で説明したシミュレーションは、アドバンスド・デザイン・システム2002を使って実行されました。ADSの詳細については、以下のサイトをご覧ください。

www.agilent.com/find/eesof

サポート、サービス、およびアシスタンス

アジレント・テクノロジーが、サービスおよびサポートにおいてお約束できることは明確です。リスクを最小限に抑え、さまざまな問題の解決を図りながら、お客様の利益を最大限に高めることにあります。アジレント・テクノロジーは、お客様が納得できる計測機能の提供、お客様のニーズに応じたサポート体制の確立に努めています。アジレント・テクノロジーの多種多様なサポート・リソースとサービスを利用すれば、用途に合ったアジレント・テクノロジーの製品を選択し、製品を十分に活用することができます。アジレント・テクノロジーのすべての測定器およびシステムには、グローバル保証が付いています。製品の製造終了後、最低5年間はサポートを提供します。アジレント・テクノロジーのサポート政策全体を貫く2つの理念が、「アジレント・テクノロジーのプロミス」と「お客様のアドバンテージ」です。

アジレント・テクノロジーのプロミス

お客様が新たに製品の購入をお考えの時、アジレント・テクノロジーの経験豊富なテスト・エンジニアが現実的な性能や実用的な製品の推奨を含む製品情報をお届けします。お客様がアジレント・テクノロジーの製品をお使いになる時、アジレント・テクノロジーは製品が約束どおりの性能を発揮することを保証します。それらは以下のようなことです。

- 機器が正しく動作するか動作確認を行います。
- 機器操作のサポートを行います。
- データシートに載っている基本的な測定に係わるアシストを提供します。
- セルフヘルプ・ツールの提供。
- 世界中のアジレント・テクノロジー・サービス・センタでサービスが受けられるグローバル保証。

お客様のアドバンテージ

お客様は、アジレント・テクノロジーが提供する多様な専門的テストおよび測定サービスを利用することができます。こうしたサービスは、お客様それぞれの技術的ニーズおよびビジネス・ニーズに応じて購入することが可能です。お客様は、設計、システム統合、プロジェクト管理、その他の専門的なサービスのほか、校正、追加料金によるアップグレード、保証期間終了後の修理、オンサイトの教育およびトレーニングなどのサービスを購入することにより、問題を効率良く解決して、市場のきびしい競争に勝ち抜くことができます。世界各地の経験豊富なアジレント・テクノロジーのエンジニアが、お客様の生産性の向上、設備投資の回収率の最大化、製品の測定精度の維持をお手伝いします。

計測
お客様窓口

受付時間 9:00~19:00
(12:00~13:00も受付中)
※土・日・祭日を除く

FAX、E-mail、Webは**24**時間受け付けています。

TEL ☎ **0120-421-345**
(0426-56-7832)

FAX ☎ **0120-421-678**
(0426-56-7840)

E-mail: contact_japan@agilent.com

電子計測ホームページ

<http://www.agilent.co.jp/find/tm>

- 記載事項は変更になる場合があります。
ご発注の際はご確認ください。

Copyright 2002

アジレント・テクノロジー株式会社



電子計測UPDATE

www.agilent.com/find/emailupdates-Japan

Agilentからの最新情報を記載した電子メールを無料でお送りします。



Agilent Technologies

October 15, 2002
5988-7949JA
0000-00DEP